

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-135551

(43)Date of publication of application : 21.05.1999

(51)Int.Cl.

H01L 21/60

(21)Application number : 09-300361

(71)Applicant : SONY CORP

(22)Date of filing : 31.10.1997

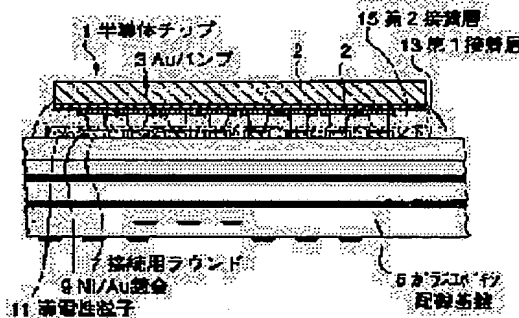
(72)Inventor : OKUHORA AKIHIKO

(54) SEMICONDUCTOR DEVICE AND METHOD OF MOUNTING SEMICONDUCTOR ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor device and method of mounting semiconductor elements which raises the reliability of the device.

SOLUTION: This semiconductor device has a glass epoxy multilayer wiring board 5 and semiconductor chip 1 formed on this board 5 through a first and a second adhesive layers 13, 15. The first adhesive layer 13 is made of a material (anisotropically conductive film) contg. conductive grains dispersed therein, and the second adhesive layer 15 is made of a material having a lower thermal expansion coefficient than that of the first adhesive layer 13.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-135551

(43) 公開日 平成11年(1999) 5月21日

(51) Int.Cl.⁶

H 0 1 L 21/60

識別記号

3 1 1

F I

H 0 1 L 21/60

3 1 1 Q

3 1 1 S

審査請求 未請求 請求項の数10 O L (全 13 頁)

(21) 出願番号

特願平9-300361

(22) 出願日

平成9年(1997)10月31日

(71) 出願人

000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者

奥洞 明彦

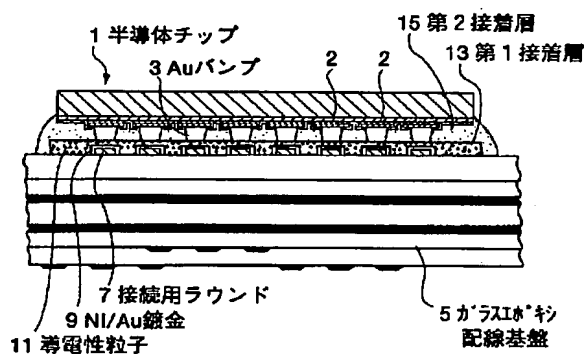
東京都品川区北品川6丁目7番35号ソニー株式会社内

(54) 【発明の名称】 半導体装置及び半導体素子の実装方法

(57) 【要約】

【課題】 装置の信頼性を高めることが可能な半導体装置及び半導体素子の実装方法を提供する。

【解決手段】 本発明に係る半導体装置は、ガラスエポキシ多層配線基板5と、該配線基板5上に第1及び第2の接着層13、15を介して形成された半導体チップ1と、を有するものであって、該第1の接着層13はその内部に導電性の粒子が分散された材料（異方導電性フィルム）から形成され、該第2の接着層15は該第1の接着層13の熱膨張係数より小さい材料から形成されることを特徴とする。



【特許請求の範囲】

【請求項1】 配線基板と、該配線基板上に第1及び第2の接着層を介して形成された半導体チップと、を有する半導体装置であって、

該第1の接着層はその内部に導電性の粒子が分散された材料から形成され、該第2の接着層は該第1の接着層の熱膨張係数より小さい材料から形成されることを特徴とする半導体装置。

【請求項2】 上記第1の接着層は、エポキシ系樹脂、アクリル系樹脂、ゴム系樹脂又はこれらのうちの少なくとも二つを混合した混合物のいずれかを主材とし、この主材に硬化材を添加したものであることを特徴とする請求項1記載の半導体装置。

【請求項3】 上記導電性の粒子は、金属がコーティングされたプラスチック粒子又は金属微粒子であることを特徴とする請求項1記載の半導体装置。

【請求項4】 上記第2の接着層は、エポキシ系樹脂、アクリル系樹脂、ゴム系樹脂又はこれらのうちの少なくとも二つを混合した混合物のいずれかを主材とし、この主材に硬化材を添加するとともに該導電性の粒子の径より小さな径の絶縁粉を添加したものであることを特徴とする請求項1記載の半導体装置。

【請求項5】 配線基板上に導電性の粒子が分散された第1の接着層を形成する工程と、

この第1の接着層上に、該第1の接着層の熱膨張係数より小さい材料からなる液状の第2の接着層を滴下する工程と、

この第2の接着層に突起電極を有する半導体チップを接触させ、該半導体チップを該配線基板上に熱圧着する工程と、

を具備することを特徴とする半導体素子の実装方法。

【請求項6】 半導体チップ上に導電性の粒子が分散された第1の接着層を形成する工程と、

突起電極を有する配線基板上に該第1の接着層の熱膨張係数より小さい材料からなる液状の第2の接着層を滴下する工程と、

この第2の接着層に該第1の接着層を接触させ、該半導体チップを該配線基板上に熱圧着する工程と、

を具備することを特徴とする半導体素子の実装方法。

【請求項7】 上記半導体チップ上に第1の接着層を形成する工程は、テープ状の第1の接着層をリールにより所定の位置に供給し、該第1の接着層上に該半導体チップを熱圧着することを特徴とする請求項6記載の半導体素子の実装方法。

【請求項8】 上記半導体チップ上に第1の接着層を形成する工程は、シート状の第1の接着層を準備し、該第1の接着層上に該半導体チップを熱圧着し、該シート状の第1の接着層を該半導体チップごとに切断することを特徴とする請求項6記載の半導体素子の実装方法。

【請求項9】 上記半導体チップ上に第1の接着層を形

成する工程は、半導体ウエハーにシート状の第1の接着層を加熱しながら張合せ、該半導体ウエハーを該シート状の第1の接着層とともに半導体チップごとに切断することを特徴とする請求項6記載の半導体素子の実装方法。

【請求項10】 上記半導体チップ上に第1の接着層を形成する工程は、半導体ウエハーを粘着シートに張り付けた状態で該半導体ウエハーを半導体チップごとに切断し、この半導体チップ上にシート状の第1の接着層を張合せ、該粘着シートから該半導体チップを該シート状の第1の接着層とともに剥がすことを特徴とする請求項6記載の半導体素子の実装方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体チップをベアで基板上に実装する技術に関する。特に、フリップチップ法による半導体チップの基板上への実装方法及びその構造に関する。

【0002】

【従来の技術】近年、携帯電話、VCR、パーソナルコンピュータ等の電子機器において、信号伝送/信号処理/記録のデジタル化が進行している。また、取り扱う情報量も増大化傾向にあり、システムクロックも年々増加する傾向にある。また、セルラー電話、ISDN、パーソナルコンピュータ(PC)等の情報通信(ネットワーク)技術の進展により、様々な機器への高周波通信ブロック、高速シリアルインターフェイス等の搭載が図られている。

【0003】このようなデジタル化、信号の高速化といったシステムの変化から、半導体チップの実装方法としてノイズの減少や高密度な実装形態の観点から、新しい実装方法の開発が望まれている。

【0004】以上の様な要請から、半導体チップの実装方法としてベアで直接配線基板上に半導体チップを実装する所謂ベアチップ実装方法が開発されている。ベアチップ実装方法には、半導体チップパッドからWirebonding法を用いて直接基板上に実装するDirect Bonding法(COB: Chip on Boardとも呼ばれる)や、半導体チップをフェースダウンにして、突起電極(バンブ)等を用いて基板上に直接搭載するフリップチップ実装がある。

【0005】特にフリップチップ実装は、通常半導体チップのI/O Pad上に突起電極(バンブ)を形成し、フェースダウンにして基板上にはんだ等で接続するため、Wirebonding等を用いて接続を行った場合に比較して、低インダクタンス、低容量で且つ配線パスが短く形成されるという高速、高周波特性に優れた特徴を有する。

【0006】また、パッケージを介さず直接ガラスエポキシ基板等への搭載が可能であるため、高密度な実装が

実現される。

【0007】半導体チップが搭載される基板としては、ガラスエポキシプリント基板等の有機基板やアルミナ、ムライト等のセラミック基板、Cuポリイミド配線等を施したSi基板等が代表的なものである。

【0008】フリップチップ接続の例としては、はんだフリップチップ法や導電性樹脂フリップチップ法などがある。はんだフリップチップ法は、半導体チップ接続パッド上に高融点はんだバンプを形成し、実装配線基板にはんだコートを行って接続するものである。導電性樹脂フリップチップ法は、半導体チップ接続パッド上にAu線 Wirebondingを用いてAuバンプを形成し、Agペーストなどの導電性ペーストをバンプ上に適量転写した後、直接実装配線基板上にマウント接続するものである。

【0009】この様に形成されたフリップチップ接続の熱的信頼性は、半導体チップと配線基板の接続部にかかる熱ストレスの大きさ、すなわち、実装される配線基板の熱膨張係数と半導体チップの熱膨張係数との差 $\Delta\alpha$ 、半導体チップの大きさ、熱サイクルの温度差と接続部の直径d、高さh、体積Vなどの物理的構造によって決まる。

【0010】熱的信頼性を確保するには、一般に接続部の高さを高く、その断面積を大きくするのが良い。

【0011】また、ローコストなガラスエポキシ基板の熱膨張係数は10~20ppmであるのに対し、半導体チップの熱膨張係数は3.5ppmで非常に大きい。このため、熱的信頼性を向上させるには、通常は半導体チップと配線基板の間隙に樹脂を流入させ封止を行って接続部にかかるストレスを分散、緩和させるのが一般的である。

【0012】一方で半導体の集積度が上がって行くに連れて、取り出す信号線の本数は上昇の一途を辿っており、従って周辺の接続パッドのピッチはどんどん減少している。

【0013】先述の金属的に接合を行って接続を完成させるはんだフリップチップ法や導電性樹脂フリップチップ法などのフリップチップ実装法では、安価なガラスエポキシ基板を配線基板として用いる場合、十分な信頼性を確保できる高さとして70~100 μ mが必要とされている。この結果、隣接する接続点が短絡せず形成できる接続ピッチは120~150 μ mピッチ程度が限界とされている。

【0014】図23は、従来の異方導電性フィルムを用いたフリップチップ実装法を説明する断面図である。

【0015】図23に示すように、半導体チップ100のパッド上には予め、例えば鍍金法などにより形成された金メッキバンプ101が形成されている。また、ガラスエポキシ配線基板103上には所望の位置に導電性粒子105を分散させた異方導電性フィルム107を張り

付けておく。

【0016】次に、半導体チップ100のバンプ面を配線基板103上に対向させて位置合わせを行い、120℃~240℃、1~60秒で熱圧着を行うことにより、半導体チップ100は簡便に配線基板103上にフリップチップ実装される。

【0017】本フリップチップ実装法では、電気的接続が金属的接合によらず樹脂の接着力に基づく接触であるため、熱的信頼性は金属疲労断裂モードで支配されず、前記のように接続点の微細化が可能である。

【0018】

【発明が解決しようとする課題】しかるに、安価なFR-4ガラスエポキシ基板などのプリント配線板を用いて微細な接続を実現するためには、半導体チップ100の熱膨張係数(3.5ppm)とガラスエポキシ基板103の熱膨張係数(12~18ppm)との差を緩和する必要がある。

【0019】通常、導電性フィルム107の樹脂素材は、接着性を高めるため、ビスフェノール系の樹脂などをベースに作られる。従って、ガラス転移温度以下で使用しても熱膨張係数が80ppm~150ppmと高い。

【0020】導電性フィルム107の熱膨張係数を抑えるために、シリカやセラミック粒子を添加することも考えられるが、この場合には、樹脂の性状が固く脆くなるためフィルム化が困難となる。

【0021】また、図24に示すように、シリカやセラミック粒子を添加し、更に導電性粒子を添加した液状の樹脂106を直接ガラスエポキシ配線基板103上に滴下した後、半導体チップ100をフェースダウンにて熱圧着する方法も考えられる。この場合には樹脂106内において均一に導電粒子を分散させることが困難な他、ポットライフと呼ばれる長期保存性が悪くなるという欠点がある。

【0022】また、異方導電性フィルムを配線基板上に張り付けた後、半導体チップを熱圧着する方法も考えられるが、この方法では、熱圧着の際、配線基板の凹凸や反りが起因して半導体チップとの間に気泡を巻き込むことがある。このように熱圧着の際に気泡が混入すると、半導体チップと接着層との間から水分等が浸透して耐湿性などの信頼性に多大な影響を与えることがある。

【0023】本発明は上記のような事情を考慮してなされたものであり、その目的は、装置の信頼性を高めることが可能な半導体装置及び半導体素子の実装方法を提供することにある。

【0024】

【課題を解決するための手段】上記課題を解決するため、本発明に係る半導体装置は、配線基板と、該配線基板上に第1及び第2の接着層を介して形成された半導体チップと、を有する半導体装置であって、該第1の接着層はその内部に導電性の粒子が分散された材料から形成

10

20

30

40

50

され、該第2の接着層は該第1の接着層の熱膨張係数より小さい材料から形成されることを特徴とする。

【0025】上記半導体装置では、第2の接着層を第1の接着層の熱膨張係数より小さい材料から形成しているため、熱サイクルの際のストレスを緩和することができる。装置の信頼性を高めることができる。

【0026】また、上記第1の接着層は、エポキシ系樹脂、アクリル系樹脂、ゴム系樹脂又はこれらのうちの少なくとも二つを混合した混合物のいずれかを主材とし、この主材に硬化材を添加したものであることが好ましい。この第1の接着層により第2の接着層との密着性を高めることができる。

【0027】また、上記導電性の粒子は、金属がコーティングされたプラスチック粒子又は金属微粒子であることが好ましい。

【0028】また、上記第2の接着層は、エポキシ系樹脂、アクリル系樹脂、ゴム系樹脂又はこれらのうちの少なくとも二つを混合した混合物のいずれかを主材とし、この主材に硬化材を添加するとともに該導電性の粒子の径より小さな径の絶縁粉を添加したものであることが好ましい。これにより、第2の接着層の熱膨張係数を低下させることができ、ストレスの分散を図る。

【0029】本発明に係る半導体素子の実装方法は、配線基板上に導電性の粒子が分散された第1の接着層を形成する工程と、この第1の接着層上に、該第1の接着層の熱膨張係数より小さい材料からなる液状の第2の接着層を滴下する工程と、この第2の接着層に突起電極を有する半導体チップを接触させ、該半導体チップを該配線基板上に熱圧着する工程と、を具備することを特徴とする。

【0030】上記半導体素子の実装方法では、第1の接着層上に液状の第2の接着層を滴下した際、第2の接着層が第1の接着層上に半球状にのせられる。この第2の接着層に半導体チップを接触させ、該半導体チップを該配線基板上に熱圧着している。この際、第2の接着層は半導体チップの中心から周辺部に向かって押し出されていくため、気泡の侵入を阻止することができる。その結果、信頼性良くフリップチップ実装を行うことができる。

【0031】また、本発明に係る半導体素子の実装方法は、半導体チップ上に導電性の粒子が分散された第1の接着層を形成する工程と、突起電極を有する配線基板上に該第1の接着層の熱膨張係数より小さい材料からなる液状の第2の接着層を滴下する工程と、この第2の接着層に該第1の接着層を接触させ、該半導体チップを該配線基板上に熱圧着する工程と、を具備することを特徴とする。

【0032】また、上記半導体チップ上に第1の接着層を形成する工程は、テープ状の第1の接着層をリールにより所定の位置に供給し、該第1の接着層上に該半導体

チップを熱圧着するものであっても良い。

【0033】また、上記半導体チップ上に第1の接着層を形成する工程は、シート状の第1の接着層を準備し、該第1の接着層上に該半導体チップを熱圧着し、該シート状の第1の接着層を該半導体チップごとに切断するものであっても良い。

【0034】また、上記半導体チップ上に第1の接着層を形成する工程は、半導体ウエハーにシート状の第1の接着層を加熱しながら張合せ、該半導体ウエハーを該シート状の第1の接着層とともに半導体チップごとに切断するものであっても良い。

【0035】また、上記半導体チップ上に第1の接着層を形成する工程は、半導体ウエハーを粘着シートに張り付けた状態で該半導体ウエハーを半導体チップごとに切断し、この半導体チップ上にシート状の第1の接着層を張合せ、該粘着シートから該半導体チップを該シート状の第1の接着層とともに剥がすものであっても良い。

【0036】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を説明する。図1は、本発明の第1の実施の形態による半導体素子の実装方法を説明する断面図である。この半導体素子の実装方法は、異方導電性フィルムと半導体チップとの間にストレス緩和層としての2層接着層を形成したフリップチップ法である。2層構成の接着層を用いることにより、単層では困難な半導体チップと配線基板との熱膨張係数差を緩和する構成、及び、液状の接着層を用いて気泡などの混入を防止する方法を提供できる。

【0037】図1に示すように、半導体チップ1の表面には各入出力パッド2が形成されており、各入出力パッド2上には例えば鍍金法によりAuパンプ3が形成されている（図中では上下が逆に示されている）。ガラスエポキシ多層配線基板5の表面には接続用ランド7が形成されており、この接続用ランド7の表面にはNi/Au鍍金9が施されている。この配線基板5には導電性粒子11を含む第1の接着層13が直接形成される。つまり、配線基板5上には例えば予めフィルム状に形成された第1の接着層（異方導電性フィルム）13が張り付けられる。

【0038】この第1の接着層13としては、配線基板との密着性、熱圧着時の流動性、速硬化性などの特性を重視し、例えば、ビスフェノールなどのエポキシ系樹脂や、アクリル系樹脂、ゴム系樹脂などの樹脂、或いはこれらの樹脂の混合物を主材とし、これにイミダゾール、酸無水物系硬化材、アミン系硬化材などの硬化材を添加したものをを用いる。

【0039】また、第1の接着層13には、半導体チップ1のパッド2上のパンプ3と配線基板5上の接続用ランド7との間の間隙より小さな直径の導電性の粒子11を予め分散させておく。

【0040】半導体チップ1と第1の接着層13との間には第2の接着層15が形成されている。この第2の接着層15は、例えば第1の接着層13と同様、ビスフェノールなどのエポキシ系樹脂、アクリル系樹脂、ゴム系樹脂、或いはこれらの樹脂の混合物を主材とし、これにイミダゾール、酸無水物系硬化材、アミン系硬化材などの硬化材を添加したものに、更に第1の接着層13に分散された導電性粒子11の直径より小さな直径のシリカ、アルミナ、ムライト、シリコンナイトライド(Si₃N₄)、シリコンカーバイド(SiC)などの絶縁粉(粒子)を添加し分散されたものを用いる。これは、第2の接着層15の熱膨張係数を50ppm/°C程度以下に低下させるためである。但し、第2の接着層15の材料構成は、第1の接着層13のそれと異なる構成のものを用いても良い。

【0041】上記第1の実施の形態によれば、配線基板5上に第1の接着層13を形成し、この第1の接着層13の上には第2の接着層15を介して半導体チップ1を接着している。この第1の接着層13は第2の接着層15を介して半導体チップ1を配線基板5に接着保持するよう作用する。第1の接着層13に分散された導電性粒子11は、半導体チップ1上に形成されたパンプ3と配線基板5上のランド7との間に介在することにより、それらの電気的な接続を安定に且つ強固にするよう機能する。

【0042】また、第1の接着層13と半導体チップ1との間に第2の接着層15を介在させ、この第2の接着層15の熱膨張係数を第1の接着層13の熱膨張係数と半導体チップ1のそれとの間の値に調整している。このため、第2の接着層15は熱サイクル工程で半導体チップ1と配線基板5との間に働く機械的ストレスを緩和するよう作用する。

【0043】また、第2の接着層15に分散されているシリカ、セラミックなどの粒子は、第2の接着層15の熱膨張係数を下げ、又、液状に形成するときの粘度を配合する分量、粒子径などによりコントロールするよう作用する。

【0044】したがって、半導体チップ1をベアで配線基板5へ実装した際、密着性を高める作用をする第1の接着層13と低熱膨張係数としてストレスを緩和する第2の接着層15の2層構造を用いることにより、信頼性上最も重要な要素である、熱ストレスを受けた際のストレス緩和を達成することができる。

【0045】また、半導体チップ1上に形成された突起電極(Auパンプ)3と配線基板5上のランド7とを異方導電性フィルム13の導電粒子11を介して電気的に接続し、半導体チップ1と配線基板5とをその間の2層の接着層の機能により十分安定した状態で接触させている。このため、前述した金属が溶融して形成される従来の接続法に比較して更に狭ピッチの接続、例えば40～

50μmピッチ程度の接続が可能となる。

【0046】また、従来のフリップチップ実装では接続を完全に行うために、配線基板の平坦度には厳しい要求がなされており、その結果、基板の価格が高価になるという欠点があった。しかし、本実施の形態の構成では、基板の平坦度に関しての要求値を下げることができ、配線基板のローコスト化に大変有用である。

【0047】尚、もちろん本発明により従来のフリップチップ実装の効果、すなわち、半導体接続部の寄生成分の低下による信号の高速化や低ノイズ化、実装面積の縮小などが損なわれることはない。

【0048】図2～図8は、本発明の第2の実施の形態による半導体素子の実装方法、即ちガラスエポキシ多層配線基板を実装基体とする一連のフリップチップ実装工程を示す断面図である。

【0049】まず、図2(a)に示すように、表面に各入出力パッド2が形成された半導体チップ1を準備する。この半導体チップ1の各入出力パッド2上に例えば鍍金法によりAuパンプ(突起電極)3を形成する。

【0050】また、図2(b)に示すように、FR-4などのガラスエポキシ多層配線基板5を準備する。このガラスエポキシ多層配線基板5は半導体チップ1の入出力パッド2に対応する配線基板を有し、この配線基板の表面にはCuなどにより接続用のランド7が形成されている。この接続用ランド7の表面には、接続抵抗を下げ、接続を確実にするためにNi/Au鍍金9が施されている。

【0051】次に、図3に示すように、ガラスエポキシ配線基板5上の所望の位置に接着フィルム、所謂、異方導電性フィルム13を仮圧着する。この異方導電性フィルム(第1の接着層)13内には直径1～10μmの導電性粒子11が分散されている。この導電性粒子11には、例えばプラスチック粒子にNi、Auなどの金属が鍍金法などによりコーティングされたもの、或いはNi、Co、Moなどの金属微粒子そのものを用いても良い。

【0052】上記異方導電性フィルムを仮圧着するときの条件は、例えば、60～120°Cで、5sec～60sec、圧力50～1Kg/cm²程度とし、異方導電性フィルムの硬化反応が0～20%程度に収まるように設定される。

【0053】尚、異方導電性フィルム13には、ビスフェノールなどのエポキシ系樹脂や、アクリル系樹脂、ゴム系樹脂、或いはこれらの樹脂の混合物を主材とし、これにイミダゾール、アミン系硬化材、酸無水物系硬化材などの硬化材を添加したものを用いる。

【0054】この後、図4に示すように、仮圧着を行った異方導電性フィルム13の表面の中心部に第2の接着層が形成される液状の樹脂15を適量滴下する。

【0055】上記液状の樹脂15は、ビスフェノールなどのエポキシ系樹脂やアクリル系樹脂、ゴム系樹脂、或

いはこれらの樹脂の混合物を主材とし、これにイミダゾールアミン系硬化材、酸無水物系硬化材などの硬化材を添加したものである。更にこの樹脂15の特徴としては、先の異方導電性フィルム13の樹脂中に分散されている導電性粒子11の径よりも小さな径を有するシリカ、アルミナ、ムライト、シリコンナイトライド(Si₃N₄)、シリコンカーバイド(SiC)などの粒子が添加され分散されており、その硬化後の熱膨張係数が50ppm/°C以下程度まで低下する特性を有している。

【0056】次に、図5に示すように、上述したように各入出力パッド2上にバンプ3の形成された半導体チップ1をフェースダウンにて配線基板5上の所望の位置に位置合わせをして固定する。

【0057】この後、図6に示すように、加熱部を有する加熱ヘッド17を半導体チップ1の裏面に押し当てることにより、配線基板5に半導体チップ1の熱圧着を行う。この際、最初に半導体チップ1表面の中心部に液状樹脂(第2の接着層)15の最上部が接触し、その後、図7に示すように、徐々に樹脂15が周辺部に向かって押し出されて行く。このため、この樹脂15の内部に気泡を巻き込むことなく接続を完了することが可能である。

【0058】上記熱圧着を行う条件は、図7に示す状態で5〜180secの時間保持し、その保持温度が160〜300°C、圧力が1バンプあたり10〜100g程度とする。この熱圧着により、樹脂15の硬化反応をほぼ終了させる。

【0059】次に、図8に示すように、加熱ヘッド17を半導体チップ1から外す。以上の結果、配線基板5上に第1の接着層13と第2の接着層15を介して半導体チップ1を信頼性良く実装することができる。この時、配線基板5上の接続用ランド7と半導体チップ1上の各バンプ3との間には導電性粒子11が存在し、これらの接続を電気的に安定に保持する。

【0060】上記第2の実施の形態によれば、第1の接着層13を配線基板5上に仮付けした後、第2の接着層が形成される液状の樹脂15を滴下する。この際、この樹脂15に分散されたシリカ、セラミックなどの粒子により樹脂15が適度な粘度を持つように調整する。これにより、樹脂15が第1の接着層13上に半球状にのせられ、半導体チップ1を熱圧着する際、第2の接着層15は半導体チップ1の中心から接着されていくように作用して、気泡の侵入を阻止するように機能する。つまり、低熱膨張係数化が図られた液状の樹脂(第2の接着層)15を用いることにより、図6の工程で気泡の混入を阻止することができる。このため、実装後の半導体チップ1と配線基板5との間にボイド(空隙)などが存在することがない。その結果、半導体チップ1と配線基板5との接着強度を高めることができる。また、半導体チップ1と配線基板5との間に水分などが侵入することを

防止でき、Si基板上のアルミ配線などの酸化や腐食、樹脂の加水分解などを防ぐことができる。

【0061】また、第2の実施の形態においても第1の実施の形態と同様の効果を得ることができる。

【0062】また、本実施の形態では、はんだフリップチップ法などと比較して、接続の際、フラックスを用いないため、洗浄工程が不要なほか、接続後の樹脂封止工程も不要なことから、クリーンかつ簡素な工程で実装ができるという利点を有する。

【0063】更に、従来の異方導電性フィルムの実装同様、接続の原理が金属の溶融によらず、接着樹脂の接着力による金属間の接触であることから、半導体チップのパッドピッチが微細化しても、高歩留まりで短絡をすることなくフリップチップ接続が可能であるという特徴も損なわれることはない。

【0064】第2の実施の形態では、上述したように、先に配線基板上に異方導電性フィルムを仮付けした後、この異方導電性フィルム上に液状樹脂を滴下し、各パッド上にバンプを形成した半導体チップをフェースダウンにて熱圧着を行うという手順で本発明を実施する例を示したが、これとは逆に先に半導体チップ上に異方導電性フィルムを形成した後、液状樹脂を滴下した配線基板に熱圧着を行うことも可能である。

【0065】図9〜図13は、本発明の第3の実施の形態による半導体素子の実装方法を説明する図である。

【0066】図9に示すように、まず最初に所望の半導体チップ1表面と同じ大きさに切断した異方導電性フィルム13を準備する。次に、台19の上にカバーフィルム21を介して異方導電性フィルム13を載置する。この後、加熱部を有するヘッド17に半導体チップ1を取り付け、このヘッド17により半導体チップ1の表面を異方導電性フィルム13に押し当てる。これによって、半導体チップ1の表面上に異方導電性フィルム13の仮の熱圧着(仮圧着)を行う。

【0067】上記仮圧着を行う際の条件は、例えば、60〜120°Cで、5sec〜60sec、圧力50〜1Kg/cm²程度とし、異方導電性フィルムの硬化反応が0〜20%程度に収まるように設定される。

【0068】また、異方導電性フィルム13内には第2の実施の形態と同様に導電性粒子11が分散されており、導電性粒子11には例えばブラスティック粒子にNi, Auなどがコーティングされたもの、或いはNi, Co, Moなどの金属微粒子そのものを用いる。

【0069】また、異方導電性フィルム13には、ビスフェノールなどのエポキシ系樹脂や、アクリル系樹脂、ゴム系樹脂、或いはこれらの樹脂の混合物を主材とし、これにイミダゾール、アミン系硬化材、酸無水物系硬化材などの硬化材を添加したものをを用いる。

【0070】この後、図10に示すように、ガラスエポキシ多層配線基板5を準備する。このガラスエポキシ多

層配線基板5は半導体チップ1の入出力パッド2に対応する配線基板を有し、この配線基板の表面には接続用のランド7が形成されている。この接続用ランド7の表面にはNi/Au 鍍金9が施されており、このNi/Au 鍍金9上にはメッキ法などを用いたAu パンプ3が形成されている。このパンプ3は半導体チップ1のパッド2と接続を行う部位に位置している。

【0071】次に、図11に示すように、半導体チップ1をマウントしようとする配線基板表面の中心部に第2の接着層が形成される液状の樹脂15を適量滴下する。この液状樹脂15は、第2の実施の形態と同様、ビスフェノールなどのエポキシ系樹脂やアクリル系樹脂、ゴム系樹脂、或いはこれらの樹脂の混合物を主材とし、これにイミダゾールアミン系硬化材、酸無水物系硬化材などの硬化材を添加したものである。更にこの樹脂15の特徴としては、先の異方導電性フィルム13の樹脂中に分散されている導電性粒子11の径よりも小さな径を有するシリカ、アルミナ、ムライト、シリコンナイトライド(Si, N₄)、シリコンカーバイド(SiC)などの粒子が添加され分散されており、その硬化後の熱膨張係数が50 ppm/°C以下程度まで低下する特性を有している。

【0072】この後、図12に示すように、上述した図9に示すような方法で異方導電性フィルム13を仮圧着した半導体チップ1をフェースダウンにて配線基板5上の所望の位置に位置合わせをして固定する。

【0073】次に、図13に示すように、図示せぬ加熱ヘッドを半導体チップ1の裏面に押し当てることにより、配線基板5に半導体チップ1の熱圧着を行う。この際、第2の実施の形態と同様、最初に半導体チップ1上の異方導電性フィルム13の中心部に液状樹脂(第2の接着層)15の最上部が接触し、その後、徐々に樹脂15が周辺部に向かって押し出されて行く。このため、この樹脂15の内部に気泡を巻き込むことなく接続を完了することが可能である。

【0074】上記熱圧着を行う条件は、第2の実施の形態と同様で、図13に示す状態で5~180 secの時間保持し、その保持温度が160~300°C、圧力が1パンプあたり10~100 g程度とする。この熱圧着により、樹脂15の硬化反応をほぼ終了させる。

【0075】以上の結果、第2の実施の形態とは逆の構成で、配線基板5上に第2の接着層15と第1の接着層13を介して半導体チップ1を信頼性良く実装することができる。この時、配線基板5上の各パンプ3と半導体チップ1上の接続パッド2との間には導電性粒子11が存在し、これらの接続を電氣的に安定に保持する。

【0076】第1の接着層13は、低熱膨張係数の樹脂層を用い、主に熱ストレスの緩和を行うものである。また、第2の接着層15は、主に第1の接着層13を介して配線基板と半導体チップ1を密着性良く保持するため

のものである。

【0077】上記第3の実施の形態によれば、半導体チップ1側に先に異方導電性フィルム13を供給しているため、配線基板5上の隣接した位置に連続的に半導体チップ1をフリップチップ実装する際、前後に実装した熱工程で異方導電性フィルムの反応を促進させてしまうなどの配線基板上での干渉効果を防ぐことができる。

【0078】また、第3の実施の形態においても第1の実施の形態と同様の効果を得ることができる。

【0079】尚、上記第3の実施の形態では、予め接続用のパンプ3を形成した配線基板5を用いた方法について説明しているが、第2の実施の形態と同様に、各入出力パッドにパンプを形成した半導体チップを用い、接続用のランドがあるだけの配線基板を用いることも可能である。

【0080】また、半導体チップ1の表面上に異方導電性フィルム13の仮圧着を図9に示すような方法で行っているが、図14、図15に示すような方法で半導体チップの表面上に異方導電性フィルムの仮圧着を行うことも可能である。

【0081】図14は、リールを用いた半導体チップへの異方導電性フィルムの供給装置を示す側面図である。この供給装置は台21を有し、この台21の上方には異方導電性フィルム13を供給する供給リール23及び異方導電性フィルム13を巻き取る巻取りリール25が設置されている。台21の上方であって供給リール23と巻取りリール25との間には、半導体チップ1に異方導電性フィルム13を仮圧着する加熱・圧着ヘッド17が設置されている。

【0082】上記供給装置において、半導体チップ1の幅と同じ幅にカットされた異方導電性フィルム13を供給リール23により台21の上面に供給する。加熱・圧着ヘッド17を有するノズルに半導体チップ1を吸着し、ヘッド17により半導体チップ1を供給された異方導電性フィルム13に押し当てることにより、半導体チップ1表面に異方導電性フィルム13を仮圧着(熱圧着)する。そして、この仮圧着された半導体チップ1は異方導電性フィルム13と共に巻取りリール25に巻き取られる。このようにして連続的に半導体チップ1に異方導電性フィルム13の仮付けを行う。次に、熱圧着された異方導電性フィルム13を半導体チップ1ごと切断し、この切断されたフィルム付の半導体チップ1を図示せぬトレイに格納する。

【0083】図15は、シート状の異方導電性フィルムを用いた半導体チップへの該フィルムの仮付けする方法を説明する図である。

【0084】まず、シート状の異方導電性フィルム13を準備し、複数の半導体チップ1を載せたチップトレー27を準備する。

【0085】次に、チップトレー27上の半導体チップ

1を加熱・圧着ヘッド17に取り付ける。このヘッド17はX-Y方向に移動可能なものとする。このヘッド17を異方導電性フィルム13のシート上に移動させ、ヘッド17により半導体チップ1を該シートに押し当てることにより、異方導電性フィルム13に半導体チップ1を仮付けする。その後、該シートをカットし、表面に異方導電性フィルム13が仮付けされた半導体チップ1を得る。

【0086】尚、上記第2及び第3の実施の形態では、本発明をFR-4などのガラスエポキシ配線基板5に適用しているが、アラミド基板、ポリイミド基板、BT-レジン基板、その他の種類の有機配線基板、アルミナ、ムライト、ガラスセラミックなどのセラミック多層配線基板、Si基板上のCu/ポリイミド配線基板などあらゆる種類の配線基板に本発明を適用することも可能である。

【0087】第3の実施の形態では、上述したように半導体チップ上への異方導電性フィルムの供給をチップ単位で行う方法について示したが、異方導電性フィルムの供給を半導体プロセス終了後のウエハー単位で行うことも可能である。

【0088】図16～図18は、本発明の第4の実施の形態による半導体素子の実装方法を示す図である。

【0089】図16は、半導体ウエハーへの異方導電性フィルムの供給方法を説明する側面図である。まず、半導体プロセス終了後の半導体ウエハー31を準備し、一方の面にカバーフィルム35を張り付けた異方導電性フィルム33を準備する。次に、半導体ウエハー31の表面上に異方導電性フィルム33を載せ、加熱ローラー37（もしくは半導体ウエハー側を加熱する）などを用いて半導体ウエハー31の端からエアーを巻き込まないように異方導電性フィルム33を加熱しながら張合せて行き、フィルム33の仮圧着を行う。

【0090】この際の条件は、第2或いは第3の実施の形態と同様に、異方導電性フィルム33の硬化反応が20%程度以下に抑えられるようなものとする。例えば、60～120℃の温度で、ローラー37の移動速度を第2の実施の形態の5sec～60secに相当するものとし、圧力を50～1Kg/cm²程度とする。

【0091】図17(a)、(b)は、異方導電性フィルムを供給した半導体ウエハーのカッティング方法を示すものであり、図17(a)は、図16の次の工程を示す斜視図であり、図17(b)は、図17(a)の次の工程を示す斜視図である。

【0092】図17(a)に示すように、半導体ウエハー31にカバーフィルム35付きの異方導電性フィルム33が付着した状態で、このウエハー31をリング39付きの粘着シート41に固定する。

【0093】この後、図17(b)に示すように、半導体ウエハー31をダイヤモンドソー（ダイサー）43によりカバーフィルム35付きの異方導電性フィルム33

と共にカッティングし、異方導電性フィルム33を付着した半導体チップを得る。そして、この半導体チップを水洗した後、これの乾燥を行う。

【0094】尚、半導体チップの水洗は十分に行う必要がある。その理由は、異方導電性フィルム33が付着した状態で半導体ウエハー31をカッティングするため、カッティング後によく水洗を行わないと半導体ウエハーのかけらがフィルム33の樹脂に付着し、熱圧着時にショートや損傷などのトラブルの原因となるからである。

【0095】図18は、異方導電性フィルムを供給（仮圧着）した半導体チップの実装方法を示すものであり、図17(b)の次の工程を示す構成図である。

【0096】異方導電性フィルム33が付着した状態の半導体チップ1を粘着シート41から剥がし、このチップ1をチップトレイ45へ移す。このトレイ45の底部にはカバーフィルム35を吸着するための吸着口（穴）47を空けておき、この吸着口47は真空排気できる構成となっている。従って、吸着口47にカバーフィルム35を真空吸着させ、加熱圧着ヘッド17により異方導電性フィルム33が付着した状態で半導体チップ1をカバーフィルム35から剥がし、図12、図13に示す方法と同様な方法で、加熱圧着ヘッド17を用いてガラスエポキシ配線基板5に半導体チップ1を実装する。

【0097】上記第4の実施の形態によれば、異方導電性フィルム33を半導体ウエハー31の状態に供給している。このため、半導体チップ側に先に異方導電性フィルムを供給するという点では同じ第3の実施の形態と比較して簡便かつ迅速に作業を行うことができる。その結果、工程の簡略化とタクトタイムの短縮、ひいては実装工程のローコスト化が達成できる。

【0098】また、第4の実施の形態においても第1の実施の形態と同様の効果を得ることができる。

【0099】尚、上記第4の実施の形態では、異方導電性フィルム33を半導体ウエハー31に付着させた後、その状態で半導体ウエハー31をフィルム3とともにカッティングしているが、半導体ウエハーをリング付粘着シートに装着し、この半導体ウエハーを通常の工程でカッティングした後、この粘着シートにウエハーを装着した状態で異方導電性フィルムを一括で仮圧着することも可能である。この具体的な1連の工程を図19～図22を参照しつつ説明する。

【0100】まず、図19(a)に示すように、支持リング39の内側には粘着シート41が張り付けられている。この粘着シート41に半導体ウエハー31を装着する。次に、図19(b)、(c)に示すように、半導体ウエハー31をダイサー43により半導体チップ1にカットする。

【0101】この後、図20に示すように、半導体チップ1を異方導電性フィルム33に転写する。つまり、粘着シート41に装着された状態の半導体チップ1上にカ

パーフィルム35付の異方導電性フィルム33を張り付ける(仮に熱圧着する)。この際、各チップ1を既にカッティングしているため、エアーをチップ1の相互間の隙間から逃がすことができる。従って、チップ1表面に気泡などを巻き込むことを十分に防止できる。

【0102】次に、図21に示すように、半導体チップ1を異方導電性フィルム33と共に粘着シート41から剥がす。そして、カッター51で半導体チップ1ごとに異方導電性フィルム33のみをカットする。即ち、カバーフィルム35はカットすることなく、異方導電性フィルム33のみをカットする。

【0103】この後、図22に示すように、異方導電性フィルム33を半導体チップ1と共にカバーフィルム35から剥がし、図12、図13に示す方法と同様な方法で、加熱圧着ヘッド17を用いてガラスエポキシ配線基板5に半導体チップ1を本圧着実装する。

【0104】このような異方導電性フィルムを半導体チップ上に供給する方法では、半導体チップ1を異方導電性フィルム33と共に粘着シート41から剥がし、カッター51で半導体チップ1ごとにフィルム33のみをカットするため、図18に示すような半導体チップ1を一つ一つトレイ47に移すという工程が不要となり、その結果、効率の良い半導体素子の実装が可能となる。

【0105】

【発明の効果】以上説明したように本発明によれば、第1の接着層はその内部に導電性の粒子が分散された材料から形成され、該第2の接着層は該第1の接着層の熱膨張係数より小さい材料から形成される。したがって、装置の信頼性を高めることが可能な半導体装置及び半導体素子の実装方法を提供することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態による半導体素子の実装方法を説明する断面図である。

【図2】本発明の第2の実施の形態による半導体素子の実装方法を示す断面図である。

【図3】本発明の第2の実施の形態による半導体素子の実装方法を示すものであり、図2の次の工程を示す断面図である。

【図4】本発明の第2の実施の形態による半導体素子の実装方法を示すものであり、図3の次の工程を示す断面図である。

【図5】本発明の第2の実施の形態による半導体素子の実装方法を示すものであり、図4の次の工程を示す断面図である。

【図6】本発明の第2の実施の形態による半導体素子の実装方法を示すものであり、図5の次の工程を示す断面図である。

【図7】本発明の第2の実施の形態による半導体素子の実装方法を示すものであり、図6の次の工程を示す断面図である。

【図8】本発明の第2の実施の形態による半導体素子の実装方法を示すものであり、図7の次の工程を示す断面図である。

【図9】本発明の第3の実施の形態による半導体素子の実装方法において、半導体チップに異方導電性フィルムを供給する方法を示す断面図である。

【図10】本発明の第3の実施の形態による半導体素子の実装方法を示すものであり、図9の次の工程を示す断面図である。

【図11】本発明の第3の実施の形態による半導体素子の実装方法を示すものであり、図10の次の工程を示す断面図である。

【図12】本発明の第3の実施の形態による半導体素子の実装方法を示すものであり、図11の次の工程を示す断面図である。

【図13】本発明の第3の実施の形態による半導体素子の実装方法を示すものであり、図12の次の工程を示す断面図である。

【図14】リールを用いた半導体チップへの異方導電性フィルムの供給装置を示す側面図である。

【図15】シート状の異方導電性フィルムを用いた半導体チップへの該フィルムの仮付けする方法を説明する図である。

【図16】半導体ウェハーへの異方導電性フィルムの供給方法を説明する側面図である。

【図17】異方導電性フィルムを供給した半導体ウェハーのカッティング方法を示す斜視図である。

【図18】異方導電性フィルムを供給(仮圧着)した半導体チップの実装方法を示す構成図である。

【図19】半導体ウェハーをリング付粘着シートに装着し、この半導体ウェハーを通常の工程でカッティングする工程を示す斜視図である。

【図20】半導体チップを異方導電性フィルムに転写する工程を示す断面図である。

【図21】異方導電性フィルムを切断する工程を示す断面図である。

【図22】異方導電性フィルムを半導体チップと共にカバーフィルムから剥がし、配線基板に半導体チップを実装する工程を示す構成図である。

【図23】従来の異方導電性フィルムを用いたフリップチップ実装法を説明する断面図である。

【図24】導電粒子を添加した樹脂によるフリップチップ接続の例を示す断面図である。

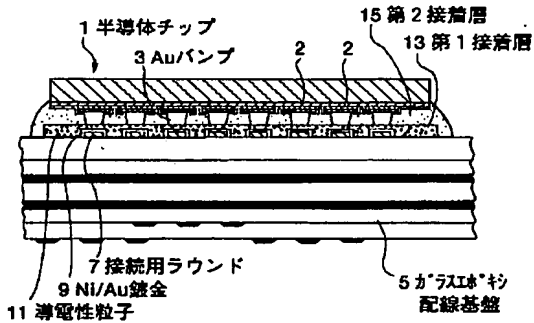
【符号の説明】

1…半導体チップ、2…入出力パッド、3…Auバンブ、5…ガラスエポキシ多層配線基板、7…接続用ランド、9…Ni/Au鍍金、11…導電性粒子、13…第1の接着層(異方導電性フィルム)、15…第2の接着層、17…加熱・圧着ヘッド、19…第2、21…カバーフィルム、23…供給リール、25…巻取りリール、2

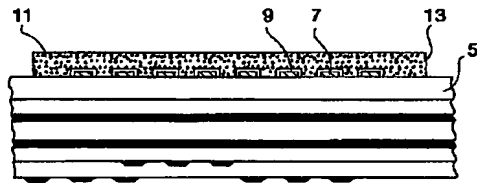
7…チップトレイ、31…半導体ウェハー、33…異方導電性フィルム、35…カバーフィルム、37…加熱ローラー、39…支持リング、41…粘着シート、43…ダイサー、45…チップトレイ、47…吸着口、51…*

18
*カッター、100…半導体チップ、101…金メッキバンプ、103…ガラスエポキシ配線基板、105…導電性粒子、106…導電性粒子を添加した液状の樹脂、107…異方導電性フィルム。

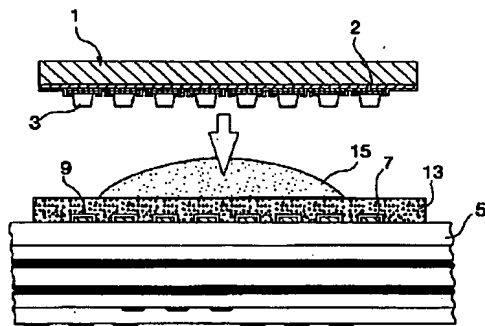
【図1】



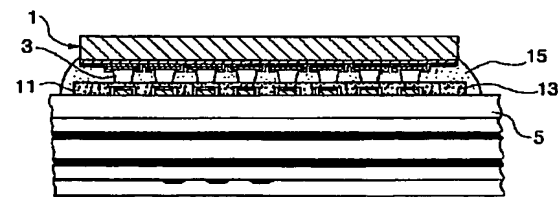
【図3】



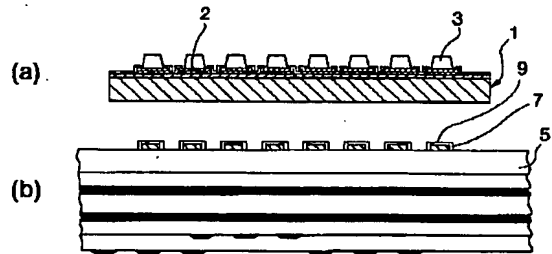
【図5】



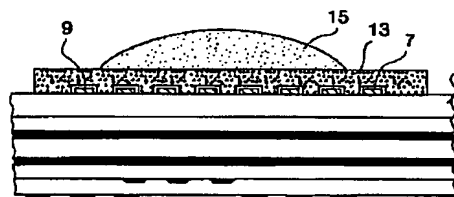
【図8】



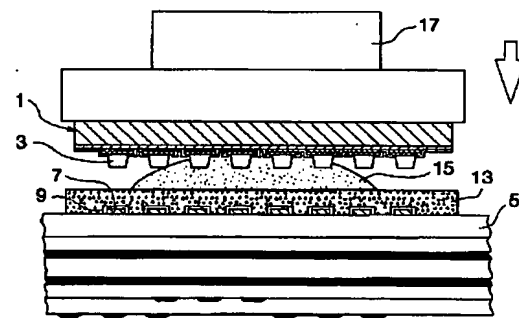
【図2】



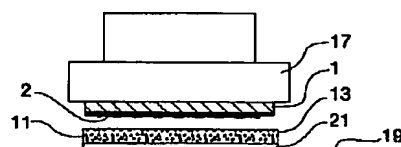
【図4】



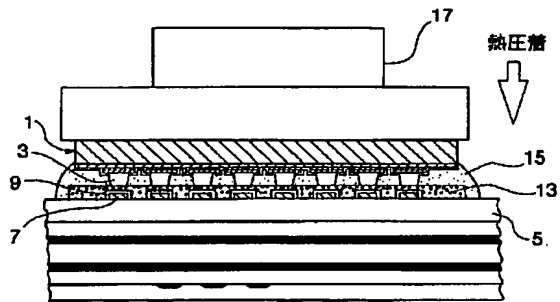
【図6】



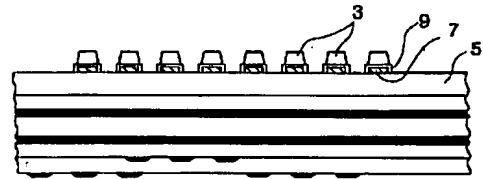
【図9】



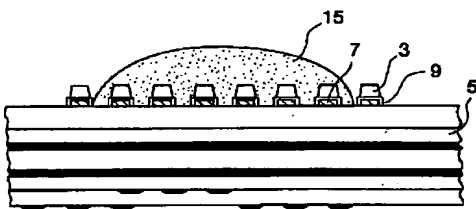
【図7】



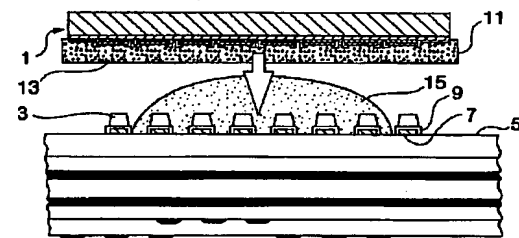
【図10】



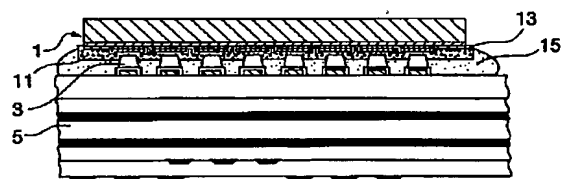
【図11】



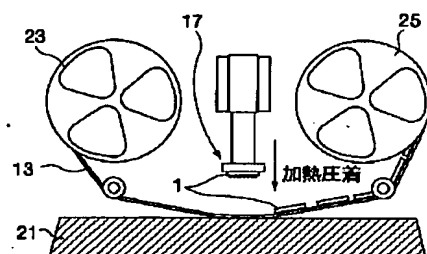
【図12】



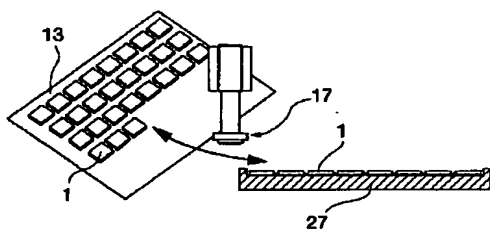
【図13】



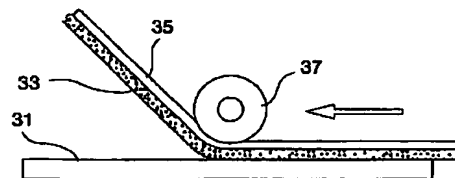
【図14】



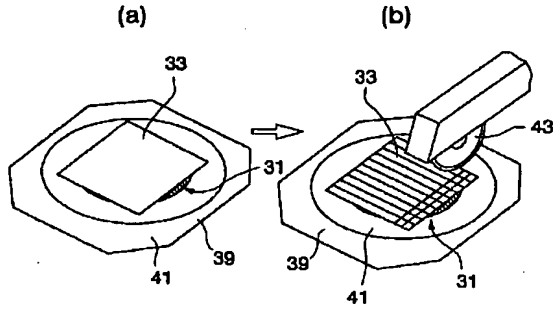
【図15】



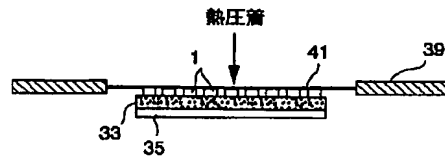
【図16】



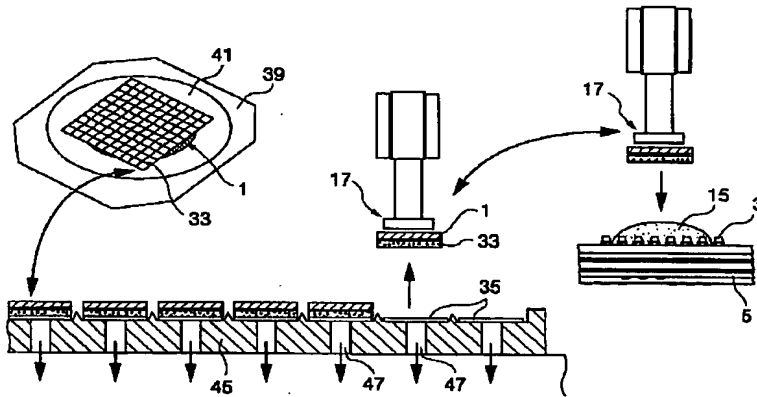
【図17】



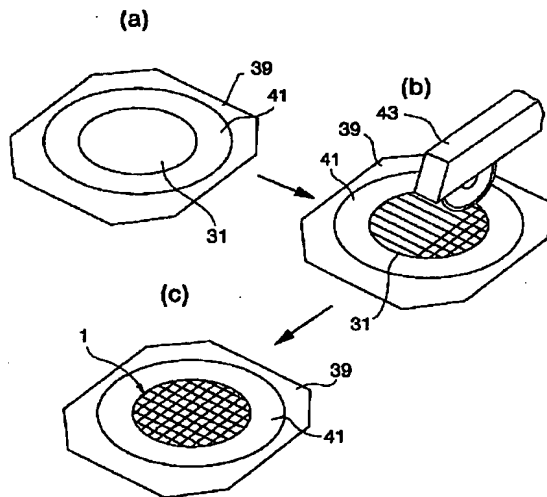
【図20】



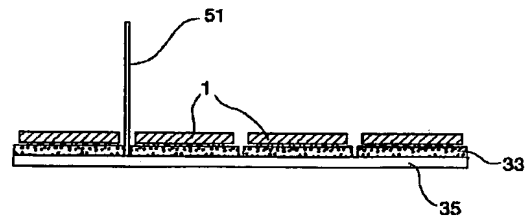
【図18】



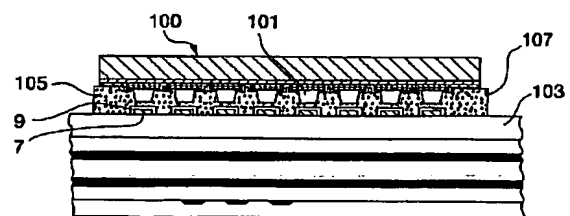
【図19】



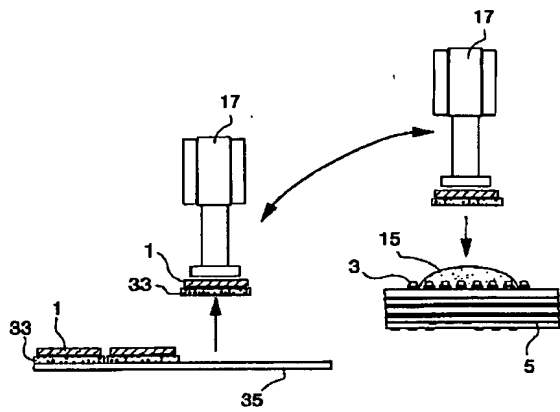
【図21】



【図23】



【圖22】



【圖24】

